

ADC (Analog to Digital Converter)

一、 實驗目的

將隨著時間變化的類比訊號量化成數位式資料。

二、 使用材料

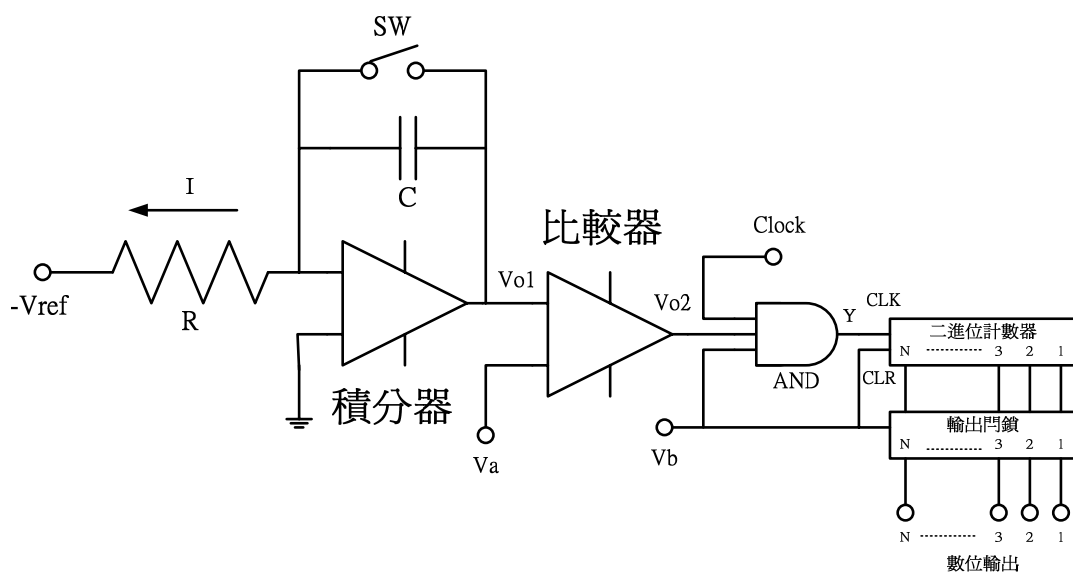
零件名稱	零件值			數量
電阻	10k			1
電容	0.1 μ F	10 μ F	150Pf	1
IC	7447	七段顯示器		2
IC	ADC 0804			1

三、 相關知識

在類比對數位信號的轉換技術上，有各種不同的電路架構，以完成 A/D 的工作。這邊將提出不同架構的 ADC，並說明其工作原理。我們將討論下面兩種 ADC 的架構：

- (1) 單斜率 ADC (Single Slope Integrating A/D Converter)
- (2) 雙斜率 ADC (Double Slope Integrating A/D Converter)

(一)、單斜率 ADC

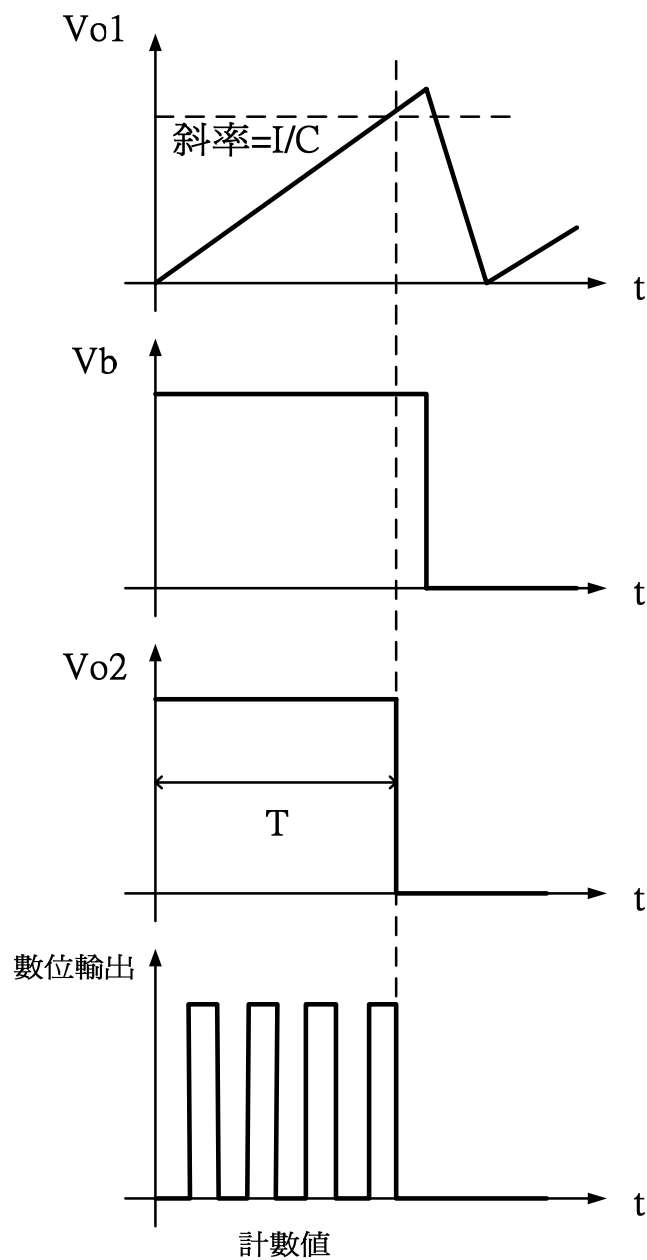


單斜率積分型 ADC

單斜率積分型 ADC 乃由固定電壓 $-V_{REF}$ ，產生一定電流源 $I = \frac{V_{REF}}{R}$ 向電容 C 充電，則 $v_{o1} = \frac{I}{C} \cdot t$ ，是一個以 $\frac{I}{C}$ 斜率上升的斜坡。當 v_{o1} 上升到大於輸入類比電壓時， $v_{o1} > v_a$ ，將使比較器的輸出 v_{o2} 變成邏輯 0，則 $Y=0$ ，二進制計數停止計數，其數位值就代表 v_a 的大小。

$$v_{o1} = -\frac{1}{RC} \int (-V_{REF}) dt = \frac{V_{REF}}{R} \cdot \frac{1}{C} \cdot t = \frac{I}{C} \cdot t$$

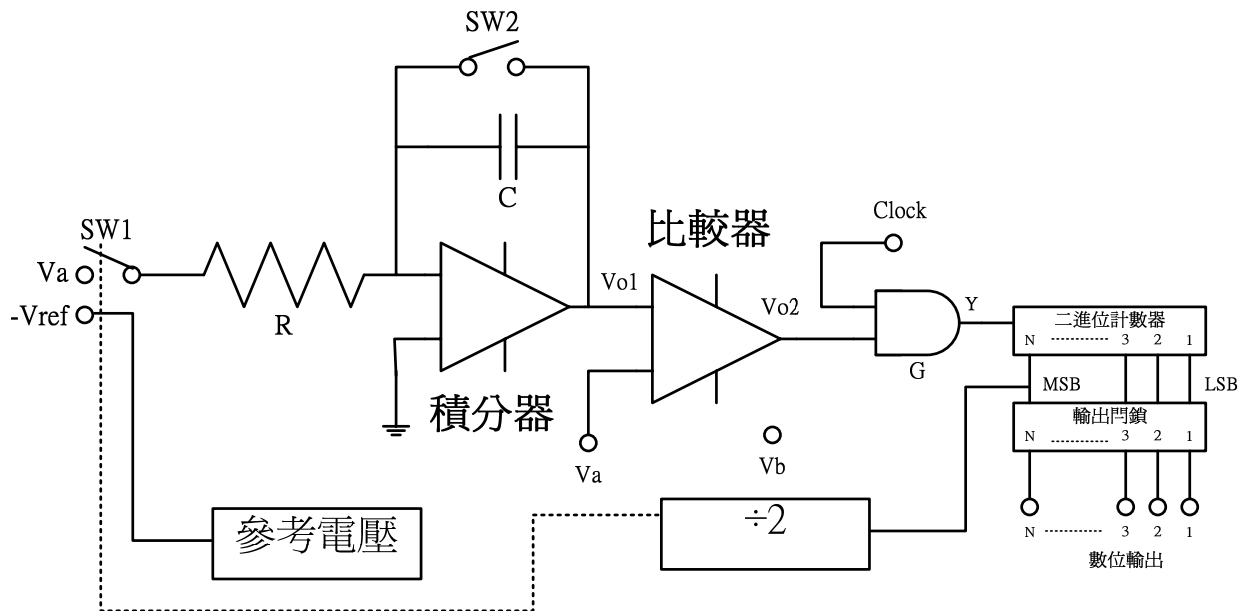
v_a 越大時，則 T 也越大，其計數值就越大，所以可以用二進制計數器的計數值，代表 v_a 的大小。



單斜率 ADC 各點信號分析

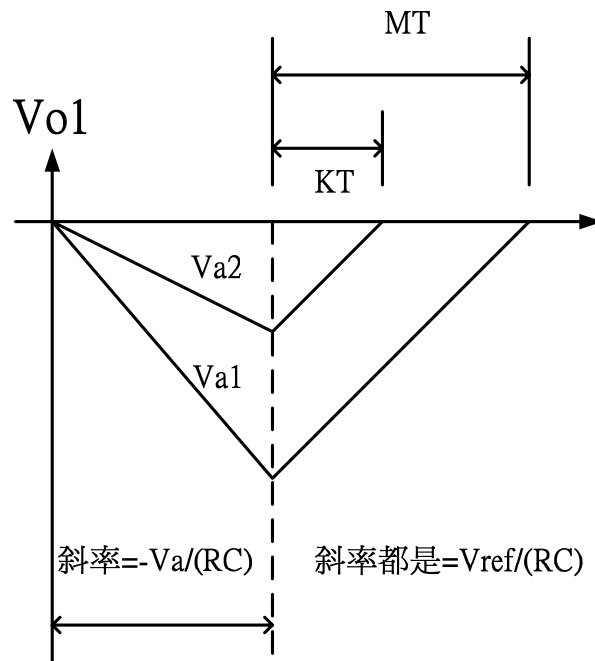
(二)、雙斜率 ADC

所談過單斜率 ADC 很少被 IC 化，倒是目前所要說明的雙斜率 ADC 被廣泛使用在低速精密的場合，例如一般數位電壓錶中，常使用雙斜率 ADC 作類比對數位的轉換，其方塊圖如下所示。



雙斜率積分型 ADC

當開始做類比對數位轉換時，先讓 SW2 短路一下，則電容 C 兩端電壓為 0V，而 SW1 接在 v_A ，電容依 $\frac{-v_A}{RC}$ 的斜率充電，則 v_{o1} 愈來愈負，使得 v_{o2} 一直為邏輯 1，G 的輸出一直有 clock，二進制計數器一直在計數，直到 MSB~LSB 都是邏輯 1，以後，接著 MSB~LSB 都變成邏輯 0，就在此時，MSB 送一個負緣給除二電路，使得 SW1 由 v_A 被搬到 V_{ref} 。電容器 C 將反向充電，使得 v_{o1} 由負電壓，以 $\frac{V_{REF}}{RC}$ 的斜率上升，直到 $v_{o1} = 0V$ ，將使比較器的輸出 $v_{o2} = 0$ ，則 $Y=0$ ，二進制計數器停止計數，其數值就代表 v_A 的大小。我們將以 v_{o1} 的波形說明其工作的原理，圖下圖所示。



雙斜率的波形分析

$va1 > va2$, $M > K$

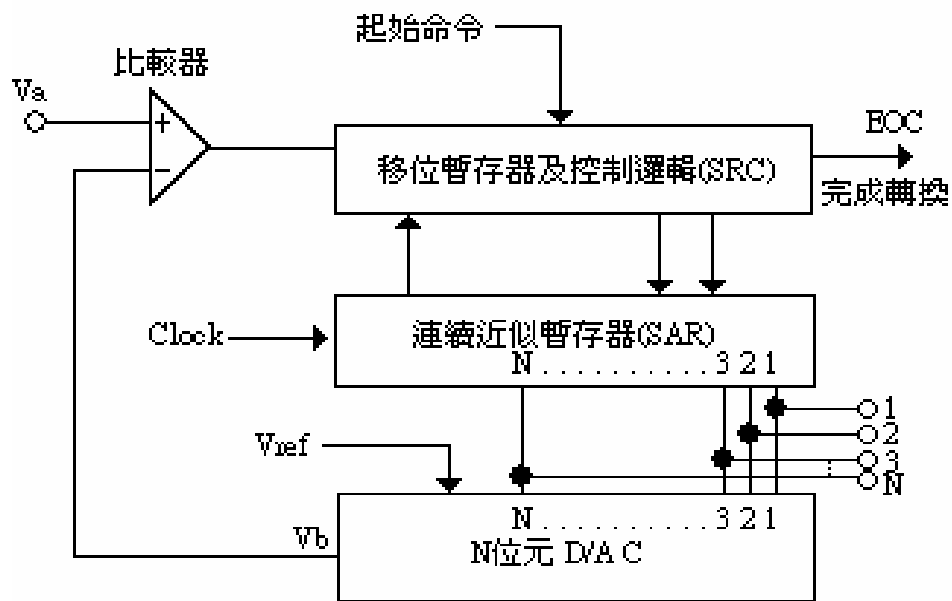
$va1$ 和 $va2$ 的積分時間都是 $2^N \cdot T$

T : clock 的週期

從上圖中我們可以很清楚地看到，每一次輸入類比電壓 va 的積分時間都是 $2^N \cdot T$ 。所以當 va 越大時，經 $2^N \cdot T$ 以後其電壓越負，如 $va1$ 。經過 2^N 個 clock 以後，經除 2 電路，電容器都以 $\frac{V_{REF}}{RC}$ 的斜率上升。致使越大的 va 越慢達到 0V。其計數值越大。如圖中 $va1 > va2$ ，則 $M > K$ ，所以可以用最後的數位值 M ， K 代表 $va1$ 和 $va2$ 的大小。

(三) 連續漸進式 ADC

連續漸進式 ADC 基本架構是由類比比較器，移位暫存器及控制邏輯 (SRC)，連續近似暫存器(SAR)和 N 位元 S/A C 組成，如下圖：

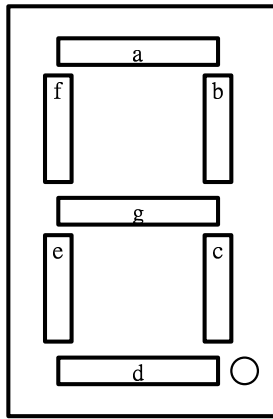


當 V_a 電壓輸入準備作類比轉換時，則在啓始命令收到開始轉換的命令時，SRC 送出控制訊號給 SAR，由 SAR 提供值為 2^N-1 給 N 位元 D/A C 而得到 V_b 電壓，再與 V_a 作比較，若 $V_a > V_b$ 則第 N 位保持 1，第 N-1 位變為 1 再作一次比較，但若 $V_a < V_b$ 則第 N 位清為 0，第 N-1 位變為 1，再作下一次比較，如此到最後的 bit 做完比較為止，可能到最後為在兩個數位信號上下跳動，此時 EOC 提供輸出給外界告知轉換已完成，SAR 的數位輸出為正確值。

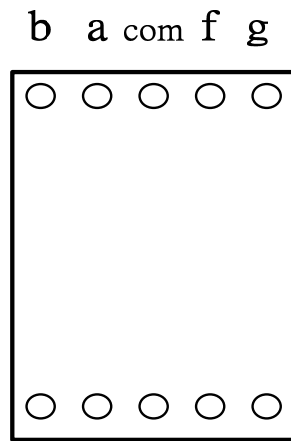
(四)、七段顯示器

七段顯示器是由 LED 所組合，可分為共陽極、共陰極兩種。其差別在於共陽極要使某一劃發光時必須將 0 電位(接地)輸入其對應之接腳，而共陰極必須將 1 電位(5V)輸入其對應之接腳。使用時必須安裝限流電阻，以防止電流過大燒毀七段顯示器。

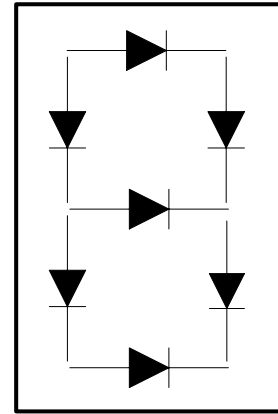
IC 7447 的功能是將 BCD 碼轉至七段顯示器(共陽極)的控制電路，請同學依序將 IC 7447 各接腳接至七段顯示器所對應的接腳。



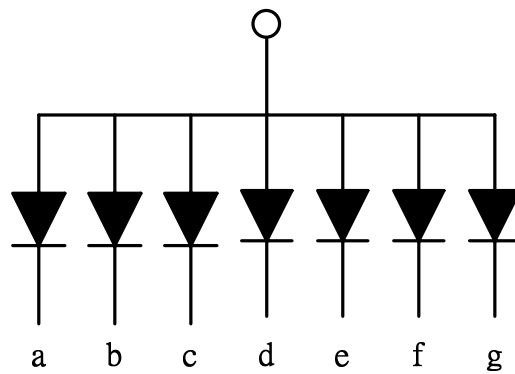
七段顯示器正面圖



七段顯示器背面圖

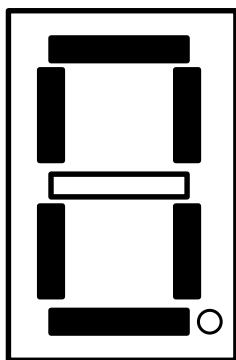


七段顯示器內部示意圖

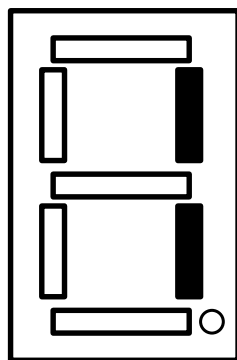


共陽型七段顯示器示意圖

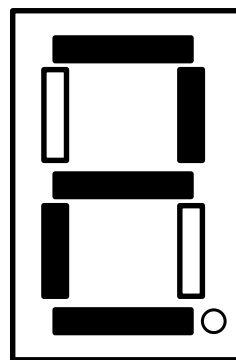
以下顯示出由單一七段顯示器顯示對應數字 1~15 之圖案



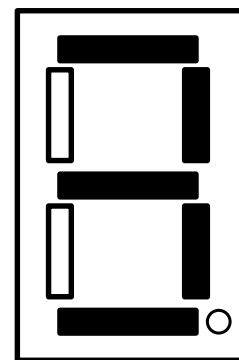
(0)



(1)



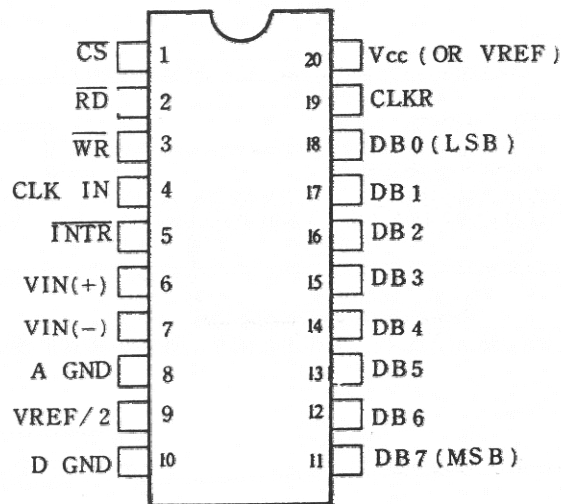
(2)



(3)

四、實驗原理

本實驗將利用 8 位元 ADC – ADC0804 來進行實驗。其為連續漸進式 ADC，並具有時脈產生電路，其頻率可由外加的 R、C 決定。



ADC0804 的接腳圖

ADC0804 接腳配置

PIN 1 (\overline{CS})：晶片選擇。與 \overline{RD} 、 \overline{WR} 接腳的致能情形來判斷讀出或寫入與否為低態致能。

PIN 2 (\overline{RD})：讀取輸入。當 \overline{CS} 、 \overline{RD} 皆為致能時，ADC0804 會將轉換完的數位訊號經由 DB7 ~ DB0 輸入至 8051 或其他的處理單元。

PIN 3 (\overline{WR})：將類比訊號轉換成數位訊號。當 \overline{CS} 、 \overline{WR} 皆為致能時，系統重置， \overline{INTR} 設定為 1，當 \overline{WR} 由 0→1 且 $\overline{CS}=0$ 時，ADC0804 將開始轉換訊號。

PIN 4、PIN 19 (CLK IN、CLKR)：時脈輸入輸出。時脈輸入可直接連接處理單元的時脈訊號。而時脈輸出，其頻率最大值不可大於 640KHz，一般可選用外部或內部來提供時脈。

PIN 5 (\overline{INTR})：中斷請求，為低態致能。當完成一轉換週期時， \overline{INTR} 將會由 1→0 已告知 8051 或其他的處理單元完成轉換，已可以讀取數位資訊。

PIN 6、PIN 7 (VIN(+)、VIN(-))：類比輸入電壓的差動輸入端，輸入電壓 $VIN = VIN(+)-VIN(-)$ ，VIN(-)通常是接地，而 VIN(+)是輸入欲轉換之類比電壓訊

號，ADC0804 會將 VIN 轉換成數位訊號。

PIN 8 (A GND)：類比電壓的接地端。

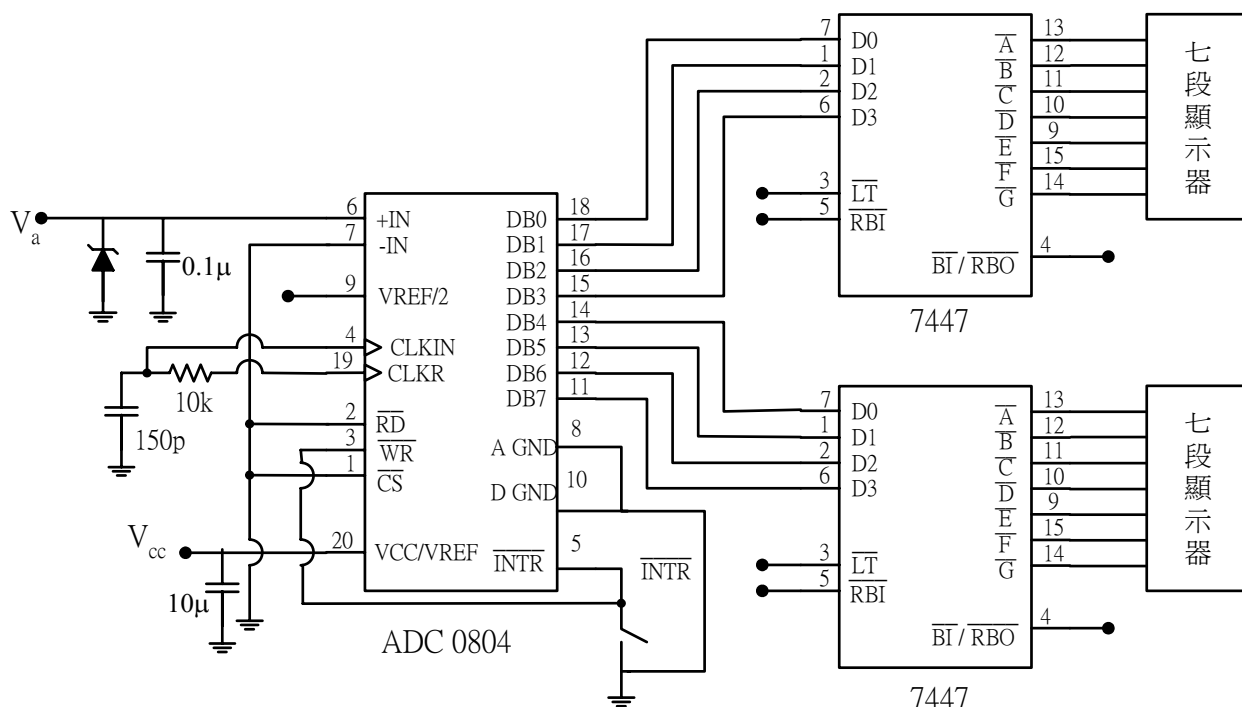
PIN 9 (VREF/2)：類比參考電壓輸入，VREF 為類比輸入電壓 VIN 的上限值。

若是 PIN 9 空接，則 VIN 的上限值即為 VCC。

PIN 10 (D GND)：數位電壓的接地端。

PIN 11 ~ PIN 18 (DB7 ~ DB0)：轉換完的數位資訊輸出。必須是 $\overline{CS} = 0$ 與 $\overline{RD} = 0$ 時才能讀取，否則其資訊無意義。

PIN 20 (VCC)：電壓輸入端。



ADC 電路圖

五、實驗步驟

1. 如圖，接妥電路。
2. 電源 $V_{cc}=5V$ 接上，調整 V_{in} 值，由 $0.1V$ 、 $0.2V$ 、 $0.3V \sim 5V$ 。
3. 記錄七段顯示器上的十六進位數值。
4. 以示波器觀察第四接腳與第十九接腳的波形，記錄其波形。

